附件 4：

中汽协会《汽车用磁随机存取存储器可靠性试验方法》

团体标准编制说明

一、工作简要过程

（一）任务来源

随着汽车智能化、网联化技术的快速发展，车载电子系统对存储器可靠性的要求日益严苛。传统存储技术（如 EEPROM、FLASH）在极端温度（-40℃~150℃）、强电磁干扰等车载环境中易出现数据丢失、读写速度下降等问题。磁性随机存取存储器凭借其非易失性、高速读写、抗辐射、高耐久性等优势，成为车载存储领域的潜在替代方案。然而，磁性随机存取存储器在复杂车载环境下的长期可靠性缺乏系统性评估方法，针对高温高湿、温度循环、电磁场干扰等场景的失效机理研究尚未形成标准化判据与量化模型。

本标准基于汽车对高可靠性存储器的迫切需求，聚焦磁性随机存取存储器的车规级应用特性，基于磁隧道结存储单元的失效机理模型，构建覆盖极端温度交变、电磁干扰等多应力耦合工况的试验体系。通过量化评估磁性随机存取存储器在复杂车载环境下的数据保持力、抗磁扰能力及长期稳定性，系统性解决新型存储器在宽温域、磁场波动等场景中的失效风险。

2025 年 8 月，《汽车用磁随机存取存储器可靠性试验方法》团体标准由中国汽车工业协会批准立项，文件号中汽协函字【2025】364 号，任务号为 2025-56。

（二）主要起草单位及任务分工

本标准由中国汽车工业协会标准法规工作委员会汽车芯片标准专业委员会提出，由北京智芯微电子科技有限公司牵头，联合北京国家新能源汽车技术创新中心有限公司、是德科技（中国）有限公司、工业和信息化部电子第五研究所、深圳亘存科技有限责任公司、浙江驰拓科技有限公司、北京经纬恒润科技股份有限公司、北京芯可鉴科技有限公司、清华大学、致真存储(北京)科技有限公司、青岛海存微电子有限公司、北京航空航天大学、北汽福田汽车股份有限公司等单位共同研究制定。

标准起草过程中，北京智芯微电子科技有限公司作为牵头单位，主要负责标准技术内容编写和试验验证，其他起草组成员单位主要参与标准研讨，并支撑试验验证工作。标准编写分工如下：

主要章节	主要编写单位	参与讨论并提出意见单位
范围	北京智芯微电子科技有限公司、北京国家新能源汽车技术创新中心有限公司	全体起草组单位
规范性引用文件	北京智芯微电子科技有限公司、北京国家新能源汽车技术创新中心有限公司	全体起草组单位
术语和定义	北京智芯微电子科技有限公司、北京国家新能源汽车技术创新中心有限公司	全体起草组单位
缩略语	北京智芯微电子科技有限公司、北京国家新能源汽车技术创新中心有限公司	全体起草组单位

主要章节	主要编写单位	参与讨论并提出意见单位
工作环境温度等级	北京智芯微电子科技有限公司、浙江驰拓科技有限公司	全体起草组单位
加速环境应力试验	北京智芯微电子科技有限公司、青岛海存微电子有限公司	全体起草组单位
加速寿命模拟试验	北京智芯微电子科技有限公司、浙江驰拓科技有限公司	全体起草组单位
封装完整性试验	北京智芯微电子科技有限公司、浙江驰拓科技有限公司	全体起草组单位
晶圆可靠性试验	北京智芯微电子科技有限公司、青岛海存微电子有限公司	全体起草组单位
电性能验证试验	北京智芯微电子科技有限公司、青岛海存微电子有限公司	全体起草组单位

（三）标准研讨情况

1、预研阶段

2025 年 1 月~3 月，牵头单位深入研究、全面分析国内外磁随机存取存储器相关标准规范，结合其在汽车场景的各类应用，确定制定本标准的创新性、先进性和必要性。同时，邀请磁随机存取存储器相关单位和专家，召开标准预研会，讨论标准制定的可行性，初步拟定标准研究范围，研讨标准技术框架和内容，并编制标准立项申请表、标准初稿等材料。

2、立项阶段

2025 年 4 月~6 月，牵头单位根据标准预研成果，确定标准的研究范围、技术框架和技术内容，联合汽车用随机存取存储器相关单位和专家，组织召开标准讨论会议，根据整车企业、芯片企业与零部件企业意见，修改标准立项申请表、立项说明书和标准初稿等材料，并于 2024 年 7 月提交中国汽车工业协会进行标准立项申报，参加立项论证汇报，于 2025 年 8 月正式通过立项。

3、起草阶段

2025 年 9 月~2026 年 8 月，标准立项下达后，牵头单位联合整车企业、零部件企业、芯片企业和科研院所等近 20 家单位，共同研讨、编写和完善标准草案。本阶段共组织了三次起草组标准研讨会议，会议研讨过程中，起草组成员单位积极参与标准编写，对标准文本内容展开详细讨论，结合行业技术和经验，提出标准修改意见等。

起草组第一次会议：

2025 年 12 月 23 日，本标准第一次起草组讨论会议在北京召开，起草组成员：北京智芯微电子科技有限公司、北京国家新能源汽车技术创新中心有限公司、青岛海存微电子有限公司、致真存储（北京）科技有限公司、浙江驰拓科技有限公司、中国科学院物理研究所、深圳亘存科技有限责任公司、北京芯可鉴科技有限公司、北京经纬恒润科技股份有限公司、是德科技（中国）有限公司、清华大学、北京航空航天大学、电子科技大学等单位参会。本次会议，牵头单位对标准起草方案、标准框架和文本进行了介绍，起草组成员就标准框架进行了重点讨论，并提出了 9 条修改意见：

1）3.2 耐久性：相关国行标出处，标明来源。

2）表 3 ：考虑是否加强相关试验参数。

3）5.2.7 温度循环：标准中明确选择 1min 或 5min 试验的条件。

4）5.2.9 高温贮存寿命试验：各温度等级的试验条件，明确二选一进行试验。全文其他类似情况，统一修改。

5）表 15:补充 150℃的试验条件。

6）5.3 加速寿命模拟试验：考虑增加 disturb 试验项目。

7）5.3.4.2 试验步骤 d)：改为“0ppm 或零失效”。

8）5.3.5 磁抗扰度测试:建议明确样品量；进一步明确磁场方向；细化各温度等级的试验放置时间。

9）7 板级可靠性试验：考虑删除。

会后，牵头单位根据会议讨论意见，修改标准草案，并发送标准起草组内征集意见，收到组内意见 12 条，采纳 7 条，不采纳 5 条。

起草组第二次会议：

2026 年 4 月 28 日，本标准第二次起草组讨论会议在北京召开，起草组成员：北京智芯微电子科技有限公司、北京国家新能源汽车技术创新中心有限公司、青岛海存微电子有限公司、浙江驰拓科技有限公司、致真存储（北京）科技有限公司（线上）、深圳亘存科技有限责任公司、是德科技（中国）有限公司、清华大学、北汽福田汽车股份有限公司等单位参会。本次会议，牵头单位对起草组意见处理情况和标准主要修改内容进行了详细介绍，与会专家对标准技术内容进行了讨论，并提出 11 条标准修改意见：

1）3 术语和定义：如直接引用或参考其他国行标，则标明来源；

2）5.3.3 和 5.3.4 耐久性和数据保持试验方法：考虑合并，且行文与全文保持一致；

3）5.5.1 功能/电气参数试验：删除 IDDQ 和 ISSQ 部分；

4）5.5.8 锡须试验：评估耐焊热接、潮湿敏感度等级试验是否可选，且是否包含在其他试验项目中；

5）5.6.6 磁隧道结隧穿氧化层击穿试验：删除 5.6.6.1 试验目的，5.6.6.4 中样品量不放在试验步骤。全文其他处一并处理；

6）5.6.7 磁存储单元读扰动试验：确认现有测试方法和本标准的差别；

7）5.6.7.3 试验条件：明确描述“高温”条件；

8）附录 A：删除目的，精简文字描述，评估部分测试条件、样品数量以及是否参照 AEC-Q100-005 补充试验条件选取说明；

9）附录 A：评估 A.3 中 MRAM 是否遵循国标改为 96h；

10）附录 A：表 A.1 中高温数据保持，确认能否升温加速；

11）附录 A：总结部分，考虑是否保留。

会后，牵头单位根据第二次会议讨论结果，修改标准草案，并发送标准起草组内征集意见，收到组内意见 11 条，采纳 4 条，不采纳 2 条，待会议讨论 5 条。

起草组第三次会议：

2026 年 8 月 6 日，本标准第三次起草组讨论会议以线上会议形式召开，起草组成员：北京智芯微电子科技有限公司、北京国家新能源汽车技术创新中心有限公司、深圳亘存科技有限责任公司、浙江驰拓科技有限公司、北京经纬恒润科技股份有限公司、青岛海存微电子有限公司、致真存储（北京）科技有限公司（线上）、是德科技（中国）有限公司、清华大学、北汽福田汽车股份有限公司、中国科学院微电子研究所、北京航空航天大学、工业和信息化部电子第五研究所等单位参会。本次会议，牵头单位对起草组内标准意见处理情况进行了介绍，并组织与会专家对待讨论的标准意见进行了详细讨论。针对标准文本内容，起草组内基本达成一致意见。

4、试验验证

2025 年 9 月~2026 年 7 月，起草组依据本标准对汽车用磁随机存取存储器进行了可靠性

试验验证，验证了标准内容的合理性和可行性。

试验验证后，标准起草组修改标准文本、形成标准征求意见稿和编制说明，于 2026 年 9 月提交中国汽车工业协会申请行业公开征求意见。

二、标准编制原则和主要内容

（一）标准编制原则

本标准编写符合 GB/T 1.1—2020《标准化工作导则 第 1 部分：标准化文件的结构和起草规则》的规定起草。起草过程中，充分考虑与国内外现有相关标准的统一和协调，标准中的指标要求充分考虑了国内当前行业技术水平，草案内容已经过多次充分讨论、修改和完善，并在起草组内多次征求意见。

（二）通用性原则

本标准为行业提供了汽车用磁随机存取存储器可靠性试验方法标准，标准提供的试验方法可实现、可操作，在行业内具有较高的通用性。

（三）指导性原则

目前，汽车用磁随机存取存储器已在汽车上应用，但其可靠性试验，行业内无统一标准进行规范，本标准的制定可以帮助存储器企业提高产品可靠性，为 Tier1 和整车厂选型提供依据，标准的出台对行业具有指导作用。

（四）协调性原则

本标准主要磁随机存取存储器的可靠性试验进行了详细规定，包括各试验项目的样品数量、试验条件和试验方法等，与现有标准规定的方法协调统一、互不交叉。

（五）兼容性原则

本标准提供的可靠性试验方法充分考虑了当前技术水平，同时注重实用性和前瞻性；试验方法可执行，可操作，具有普遍适用性。

（六）标准主要技术内容

本标准对汽车用磁随机存取存储器的可靠性试验进行了详细规定，包括加速环境应力试验、加速寿命模拟试验、封装完整性试验、晶圆可靠性试验及电性能验证试验。标准共分为 5 章，包括范围、规范性引用文件、术语和定义、缩略语、试验方法。其中，试验方法章节包括工作环境温度等级、加速环境应力试验、加速寿命模拟试验、封装完整性试验、晶圆可靠性试验和电性能验证试验。

相比较传统的闪存芯片，磁存储器的核心存储单元为磁隧道结（MTJ），闪存的核心存储单元为浮栅晶体管，二者的材料体系及器件工作原理不同，导致可靠性测试项、测试方法及其所使用的计算参数与闪存有所区别。磁存储器的耐久性显著优于闪存，其擦写次数比闪存高出 1~8 个数量级。若沿用闪存现有的测试条件直接进行考核，测试周期将大幅延长、测试效率低下。但车规芯片可靠性测试考核严格，耐久性测试通常采用实际循环写读的方式进行，不采用基于模型的加速评估方法。因此，本标准在保持测试方法严谨性的前提下，探索尝试通过优化测试条件、提升测试硬件能力来压缩单次循环耗时，从而提升测试效率。此外，由于存储机理的差异，磁存储器的耐久性和数据保持性能之间不会相互影响，二者可独立进行测试，无需像闪存一样在耐久性循环写入后额外考核数据保持性能。但考虑到本车规团体标

准主要面向量产产品，且目前项目组收集的实验数据有限、验证尚不充分，为保持与现有车规标准体系的兼容性和可操作性，暂时未对现有车规标准规定的测试流程进行修改。

车规级芯片的可靠性测试项涵盖了芯片设计-流片加工-封装测试全流程。本项目基于AEC-Q100 以及相关正在编制的国家标准，新增了 1 个芯片级测试项（磁抗扰度测试），2 个器件级测试项（磁隧道结隧穿氧化层击穿试验、磁存储单元读扰动试验）。磁抗扰度测试是磁存储器是确定芯片在外部磁场干扰下能否保持正确的存储状态，保证数据的可靠性和稳定性。磁隧道结隧穿氧化层击穿试验、磁存储单元读扰动试验是器件级的可靠性测试，磁隧道结隧穿氧化层击穿试验是在磁隧道结隧穿氧化层上施加应力电压，加速氧化层退化过程，评估其击穿寿命，验证隧穿氧化层在车规级长期工作条件下的绝缘可靠性。磁存储单元读扰动试验试验是通过模拟存储单元在大量反复读取操作下的累积效应，考核读电流/读电压对磁隧道结存储状态的扰动影响，验证其抗读扰动的耐受能力。

1、磁抗扰度试验

a)基本原理及机制研究

磁存储器的核心存储单元是磁隧道结，英文缩写 MTJ（Magnetic tunnel Junction)。磁堆 MTJ 是由复合铁磁材料构成的三明治结构，大致由固定层（Fixed layer)、势垒层（Barrier layer）及自由层(Free layer)构成，如图 1 所示。

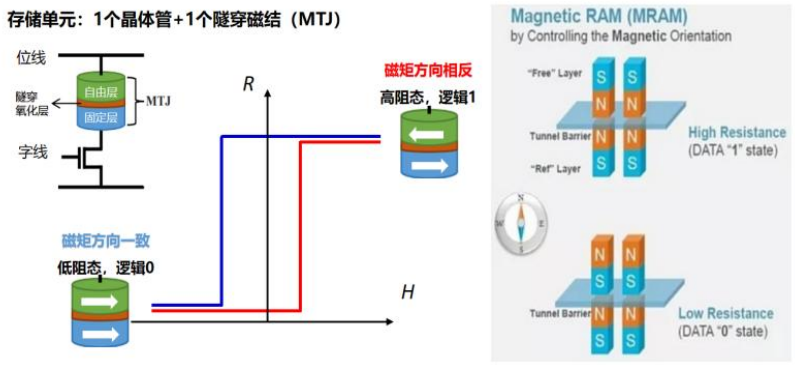


图 1 磁存储器基本单元磁隧道结结构及工作原理

其中，固定层和自由层相当于是两个磁铁。固定层是南北极方向固定的磁铁，而自由层是通过写入电流可以改变方向的磁铁。当自由层和固定层磁极的方向一致时，磁存储单元处于低阻态，存储数据 0；反之，当自由层和固定层磁极的方向相反时，磁存储单元处于低阻态，存储数据 1。因此，在磁存储器附近施加外部磁场时，尤其是高温工作环境环境下，自由层所代表的小磁铁的磁极会发生改变，导致磁存储单元存储的数据发生变化，干扰磁存储器正常读写，使既定读写任务无法达成。

磁场干扰的机理是由于外部强磁场改变了磁性存储单元自由层的势垒，导致磁性存储单元存储的数据发生变化，或者读写数据时发生错误，因此磁存储的抗磁特性分别对应静态和动态。如图 2 所示，在外磁场的干扰条件下，磁存储单元从 0 变成 1 存在一定的概率，用翻转概率表示，其公式的主要影响因素包括时间、势垒以及温度等因素。

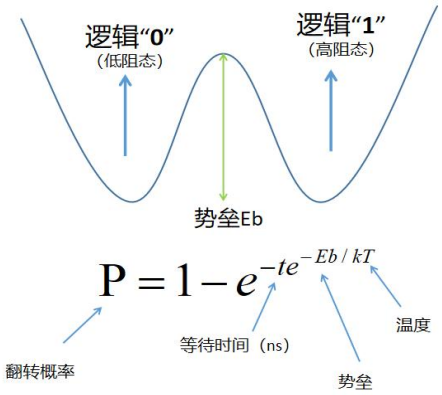


图 2 磁存储器高低组态能垒示意图

对于静态模式，在外磁场干扰下磁存储单元对应的 0 或者 1 状态势垒变小，因此其翻转概率显著提升，如图 3 所示。所以在抗磁测试中加入静态磁场干扰，以检测外部磁场的大小对磁存储器存储数据翻转概率的影响。

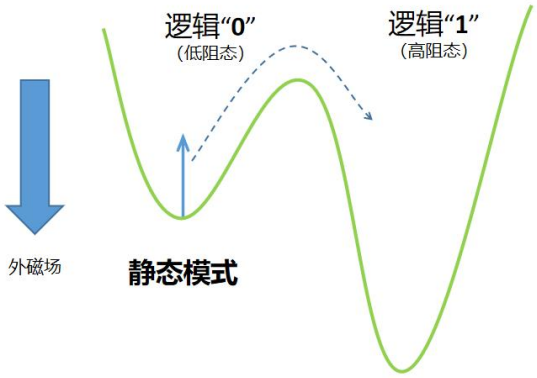


图 3 静态模式下能垒变化意图

对于动态模式，在外磁场干扰下磁存储单元在 0 或者 1 状态转变时会变得更加困难，写入比特错误率 BER 将显著提升，导致其翻转概率显著提升，如图 4 所示。因此动态抗磁特性与写入算法强相关，动态抗磁特性可以通过优化写入算法来提升。基于上述分析，动态过程中外部磁场的干扰对存储数据的翻转态影响更为复杂，且不同于静态模式下的外部磁场干扰，因此加入动态外部磁场干扰对于抗磁性干扰试验来说必不可少。

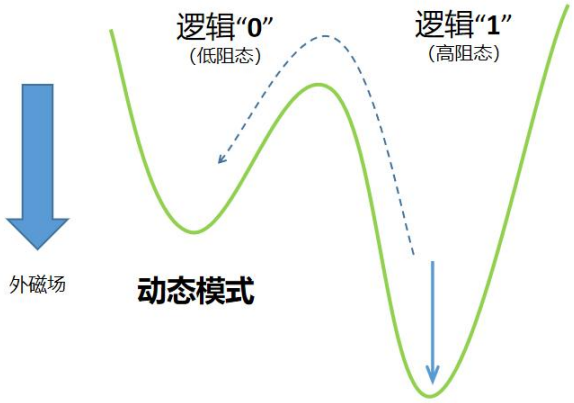


图 4 动态模式下能垒变化意图

b）测试条件设置说明

（1）试验设备：采用的三温抗磁性能测试装置，可实现磁场施加、温度控制与电学读写测试的协同。考虑到行业内磁场发生装置类型的多样性（电磁铁、亥姆霍兹线圈、永磁体工装等），本标准对磁场发生装置的具体形式不作限制，仅要求其满足试验所需的磁场强度和磁场方向即可，保证标准的通用性和可操作性。

（2）试验样品：高温磁抗扰度试验采用 3 个不连续批次、每批次不少于 15 颗样品；低温磁抗扰度试验采用 1 个批次、不少于 15 颗的样品。样本量设置的考虑如下：AEC-Q100 常规试验的样本量（如 3 批次×77 颗）基于器件级失效率统计需求设定，服务于磨损失效模式的寿命评估。而磁抗扰度试验的失效模式为数据位翻转，考核对象为比特错误率，统计粒度为比特级。单颗磁存储器包含 Mb~Gb 级存储比特，15 颗样品即可提供 10^7量级以上的比特样本，可支撑 10 ppm 失效判据的统计判定。同时，磁场暴露失效属于功能性失效而非材料磨损失效，无需通过大样本进行寿命分布拟合。考虑到磁存储器成本较高且本试验为新增试验项，在保证统计有效性的前提下采用缩减样本量，有利于标准的推广应用。因高温环境下的数据保持是最坏温度条件下的主考核项，因此高温磁抗扰度试验采用了 3 个不连续批次。低温环境是写入抗扰低温最坏情况的补充验证，因此低温磁抗扰度试验采用 1 批次。

（3）试验磁场强度：设置必测条件 1^a和选测条件 2^b两级。条件 1^a采用产品规格书标称的最大耐受磁场强度，适用于所有应用区域，用于验证产品是否符合其标称的磁抗扰度规格，是面向量产合规性的基础考核；条件 2^b采用由应用方定义或实测的环境最大磁场强度，用于特定应用场景（如电机、扬声器等含永磁体设备附近）下系统适配性的验证。该设置既保证了标准对产品级规格考核的统一性，又为整车应用端的差异化需求留出了接口。

（4）磁场方向：外加磁场方向的设置遵循使存储单元磁隧道结自由层更容易发生翻转（即最坏情况）的原则，如图 5 所示。静态测试时，外部磁场方向与自由层初始磁矩方向相反，直接削弱当前存储状态的稳定性，验证最坏情况下的抗翻转能力；动态测试时，外部磁场方向与目标写入数据方向相同，等效于在写入过程中叠加扰动磁场，验证写入操作在磁场干扰下的可靠性。标准中的表 16 是基于垂直磁隧道结结构给出的四种磁场方向与初始态的组合设置。

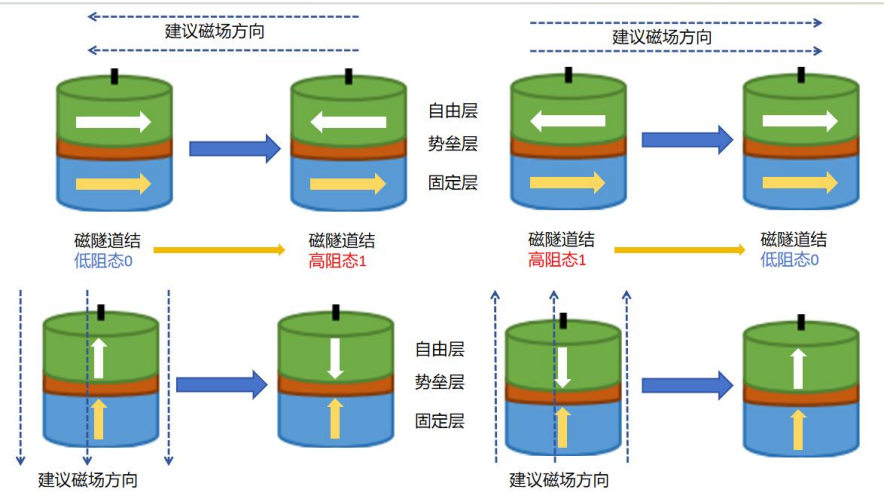


图 5 磁抗扰度试验外加磁场的方向说明

c）试验步骤设置说明

（1）数据图形：静态和动态测试均将样品分为两组，分别写入全"0"和全"1"图形数据并进行读验证，以同时覆盖平行态（低阻，“0”）和反平行态（高阻，“1”）两个存储状态在磁场下的特性，避免单一图形遗漏某一状态的最坏情况。

（2）静态/动态考核状态：静态测试考核磁存储器上电保持数据（不读写）状态下的抗磁能力，即完成写入和读验证后，在施加磁场期间不对磁存储器进行任何读写操作，磁场撤除后读取数据并统计失效情况，对应数据保持受扰的失效模式；动态测试则在磁场环境下执行写入操作（写入与初始图形相反的数据），对应写入操作受扰的失效模式。二者结合，完整覆盖了磁存储器在磁场干扰下的两类典型失效场景。

（3）磁场作用时间：样品置于磁场环境中的放置时间规定为不小于 10 min，该时长参考了 SJ/T 12264—2026《磁性随机存储芯片耐久性、数据保持及抗磁性试验方法》行业标准，与本行业试验方法体系保持一致。

（4）试验温度：高温磁抗扰度试验在标准中表 1 对应温度等级的最高工作环境温度下进行。依据是高温下热扰动与外磁场共同作用、能垒最低，为数据保持的最坏情况；低温磁抗扰度试验覆盖室温和最低工作环境温度，依据是低温下磁隧道结（MTJ）各向异性场升高、动态写入需要更大的翻转能量，为写入抗扰的最坏情况。高低温条件分别对应静态保持与动态写入两类失效模式的最坏温度点，结合室温条件，实现对全工作温度范围抗磁能力的覆盖。

2、磁隧道结隧穿氧化层击穿试验（MTJ TDDB）

a）基本原理及机制研究

MTJ 的隧穿氧化层（通常为 MgO 超薄介质层，厚度约 1~2 nm）是 MTJ 产生隧道磁阻效应（TMR）的核心结构。存储单元的读写均依赖电流流经该氧化层：读操作时，读电流流经氧化层产生隧穿电流；写操作时，流经的大电流引起自旋转移矩（STT）效应实现磁化翻转。因此，隧穿氧化层的介电完整性直接决定了 MTJ 乃至整个磁存储器的使用寿命。

TDDB（Time Dependent Dielectric Breakdown，时间相关介质击穿）试验的物理机制是：在施加高于工作电压的恒定应力条件下，隧穿氧化层内部不断产生新的缺陷（如氧空位），缺陷随时间累积形成导电通道，最终导致介质击穿。MTJ 的隧穿氧化层虽然在结构和材料上与传统 CMOS 栅氧不同，但其退化规律同样遵循缺陷累积驱动的击穿过程，因此可以沿用 TDDB 的试验框架进行寿命评估。

MTJ TDDB 与 CMOS 栅氧 TDDB 的关键区别在于应力极性与磁化状态的耦合：MTJ 存在平行

态（P 态，低阻）和反平行态（AP 态，高阻）两种状态，两种状态下氧化层内的电场分布、隧穿电子能量分布不同，承受应力的能力也不同。研究和试验数据表明，AP 态（高阻态）下隧穿氧化层承受的电场应力更为苛刻，是寿命评估的最坏情况。因此，本试验要求将 MTJ 配置为 AP 态，并在维持自由层处于 AP 态的偏置极性下施加应力，以覆盖最坏工况。这一点是 MTJ TDDB 区别于传统栅氧 TDDB 试验的核心设计，也是闪存浮栅器件无需考虑而磁存储器件特有的测试维度。

该试验属于器件级（WLR，晶圆级可靠性）试验，旨在通过加速应力提取 MTJ 隧穿氧化层的本征寿命参数，结合物理模型外推其在车规级实际工作条件下的长期可靠性（如 10 年或 15 年寿命），为磁存储芯片的寿命设计和失效率评估提供依据。

b）测试条件设置说明

（1）应力温度：要求应力温度高于标准中表 1 对应温度等级的最高工作环境温度，并宜采用 3 个温度梯度以提取温度激活能。设置 3 个温度梯度的考虑是：TDDB 寿命外推模型中温度是关键加速变量，单一温度点无法建立 Arrhenius 温度加速关系，至少需要 3 个温度点才能拟合出激活能（Ea）。同时规定最高温度不得引发 MTJ 非本征失效（如封装材料劣化、金属互连劣化等非氧化层本征击穿机制），以保证提取的是隧穿氧化层本征寿命。试验期间温度允差±2 ℃，参照了晶圆级可靠性测试的通行控制精度要求，温度偏差会直接影响激活能提取和寿命外推的准确性。需要指出，本试验提取的温度激活能 Ea 表征的是隧穿氧化层介质击穿（缺陷生成）过程的温度依赖性，用于寿命外推模型中的温度加速；其与磁存储器可靠性评估中表征磁化翻转能量势垒的参数 Eb 属于不同物理量，对应不同的失效机理（介质击穿与数据保持失效），二者不可混淆。

（2）应力模式：采用恒定电压应力。相对于恒定电流应力或斜坡电压应力，恒压应力下缺陷生成速率与应力时间的关系物理意义明确，便于与 E 模型、1/E 模型等主流 TDDB 寿命外推模型对接，也是业界 TDDB 试验最通用的应力方式。

（3）应力极性与初始状态：要求至少在最恶劣条件下测试，通常将 MTJ 配置为 AP 态并在维持自由层处于 AP 态的偏置极性下施加应力，理由见 a)部分所述。由供需双方在产品规格书中明确具体设置，的兼顾不同厂家 MTJ 结构（垂直/平面、不同堆叠）的差异。

（4）应力电压：要求高于正常工作电压以保证加速效果，但设置了上限约束，不应超过导致 MTJ 内部金属连线发生明显焦耳热失效或电迁移的阈值。该约束的考虑是：MTJ 的写电流路径经过选通管和金属互连，过高的应力电压会引入非隧穿氧化层本征的失效机制（焦耳热、电迁移），使试验提取的不再是氧化层本征寿命，导致外推结果失真甚至完全失效。

（5）监测参量：试验过程中实时或周期性监测流经 MTJ 的漏电流。漏电流是表征隧穿氧化层退化程度的直接电学参量，氧化层缺陷累积会首先表现为漏电流增大（应力诱导漏电流，SILC），随后发生硬击穿时电流发生跃阶突变。通过持续监测漏电流，可同时捕捉击穿时间点和部分退化趋势信息。

（6）试验样品与测试结构：试验应在晶圆级（WLR）进行，采用专用 MTJ 测试键合结构，测试结构宜为单结或小规模 MTJ 阵列，并明确不应使用传统 CMOS 栅氧电容结构替代。其理由是：MTJ 的隧穿氧化层与其上下的铁磁电极构成一个整体，氧化层-电极界面的特性对击穿行为有决定性影响，CMOS 栅氧电容（多晶硅/金属电极）无法复现 MTJ 的实际界面结构和应力状态，测试结果不能代表 MTJ 的本征寿命。单结或小规模阵列结构可避免大规模阵列中失效单元被其余正常单元并联分流掩盖的问题，保证击穿事件的准确定位和记录。每个应力条件下的有效样品数量不应少于 15 颗，以满足威布尔分布拟合的统计需求。

c）试验步骤设置说明

（1）初始特性筛选（标准中步骤 a）：在室温下对 MTJ 进行电阻-电压（R-V）或电阻-磁场（R-H）特性扫描，确认初始态（AP 态或 P 态）、隧道磁阻（TMR）值和初始漏电流处于正常规格范围内，剔除初始缺陷样品。设置该步骤的目的是排除先天缺陷样品对统计结果的干扰——初始缺陷样品的击穿属于非本征失效，会污染本征寿命的威布尔拟合结果。

（2）初始态写入（标准中步骤 b）：将探针台加热至规定温度并稳定后，再将 MTJ 写入规定的初始态（如 AP 态）。先升温后写入的顺序安排考虑是：温度影响 MTJ 的写入特性（翻转电流、写入窗口），在试验温度下写入可保证初始态设置的准确性和一致性。

（3）击穿判定（标准中步骤 d）：采用双重判据，电流发生跃阶突变，或电流绝对值超过供需双方约定的失效阈值。跃阶突变对应硬击穿（HBD）的典型特征，阈值判据作为补充，用于覆盖电流缓慢上升但未出现明显跃阶的渐进式击穿情形。阈值由供需双方约定而非固定值，是因为不同 MTJ 结构（结面积、氧化层厚度）的正常工作电流范围差异较大，无法采用统一数值。

（4）数据记录与分布拟合（标准中步骤 e、f）：记录施加应力瞬间至硬击穿的时间间隔（击穿时间 tbd），将所有样本的 tbd 按威布尔分布进行拟合，提取形状参数 β 和特征寿命 η（63.2%失效对应时间）。采用威布尔分布是介质击穿寿命统计的通行做法，其物理基础是“最弱环节”模型，氧化层击穿由缺陷密度最高、最薄弱的局部路径决定；形状参数 β 反映失效分布的分散程度，也是判断失效模式（本征/非本征）是否单一的重要指标：若 β 出现双峰或明显偏离，通常提示样品中混入了非本征失效，需重新审查样本筛选。

（5）寿命外推（标准中步骤 g）：结合温度应力与电压应力，使用物理模型（如 E 模型或 1/E 模型）外推 MTJ 在实际工作条件下的预期寿命失效率（如 10 年或 15 年寿命，以 FIT 值表示）。E 模型（热化学模型）和 1/E 模型（阳极空穴注入模型）是 TDDB 寿命评估的两大主流物理模型，二者在低电压区的外推结果存在差异，标准不作强制规定而允许采用其中之一，由供需双方协商确定，与业界 TDDB 评估的通行做法保持一致。最终以 FIT 值（每 10^9 器件小时的失效率）表征，便于与整车厂和系统厂商的可靠性指标体系对接。

d) 与传统 CMOS TDDB 试验的差异说明

本试验虽沿用 TDDB 试验框架，但与传统 CMOS 栅氧 TDDB 试验存在三点关键差异：一是测试对象为 MTJ 隧穿氧化层（MgO/铁磁电极体系），不能用 CMOS 栅氧电容结构替代；二是增加了磁化状态维度的约束，要求在 AP 态及其对应偏置极性下施力，覆盖磁存储特有的最坏工况；三是击穿判定需结合 MTJ 的阻态特性设置阈值。上述差异源于磁存储的器件结构和存储机理特点，也是本试验作为新增器件级测试项的必要性所在。

3、磁存储单元读扰动试验（Read Disturb）

a) 基本原理及机制研究

磁存储单元的读操作基于隧穿磁阻效应（TMR）：通过向 MTJ 施加读取电压或电流，感知其阻态（P 态低阻/AP 态高阻）以判读存储的数据"0"或"1"。与闪存的读取（通过浮栅电荷改变阈值电压的感知过程，理论上不改变存储内容）不同，MTJ 的每一次读取都会有读电流流经隧穿氧化层和自由层。

读扰动的失效机理在于：读电流流经 MTJ 时，会产生自旋转移矩（STT）效应。正常设计中，读取电流远低于写入翻转电流，STT 效应可忽略；但读扰动是一个概率性累积过程，在热扰动与读电流 STT 效应的共同作用下，每次读取都存在一个极小的非预期翻转概率。随着读取次数的累积（车规应用中存储单元可能面临 10^6 次以上的读取），这一概率事件表现为可观测的失效率。其翻转概率可表示为关于读取电流、脉冲宽度、温度以及能垒的函数，其中能垒 Eb（磁化翻转势垒能）是决定翻转概率的核心参量，且 Eb 随温度显著变化，因此温度是读扰动试验最关键的加速应力。这也是前文中“势垒能 Eb 需通过变温测试获取温度

特性”论述所对应的主要试验场景之一：读扰动翻转概率与数据保持失效共享同一物理根源（热激活辅助的磁化翻转），读扰动可视为“读电流辅助下的数据保持退化”。

需特别指出读扰动试验与 MTJ TDDB 试验的本质区别：二者虽然都涉及电流流经隧穿氧化层，但考核的失效机理完全不同。TDDB 考核的是氧化层介电退化（缺陷累积→硬击穿），其加速应力为高于工作电压的应力电压，提取的参数为介质击穿激活能 Ea；读扰动考核的是存储状态的磁学翻转（阻态改变但氧化层完好），其加速应力为最高工作温度和实际读取条件，核心参量为势垒能 Eb。因此在读扰动试验中，读取电压/电流严格限定为等于或略高于标称读取值，避免引入 TDDB 机制的干扰，保证观测到的失效唯一归因于磁化翻转。

b) 测试条件设置说明

（1）应力温度：试验在标准中表 1 规定的最高工作环境温度下进行，温度允差±2 ℃。设置依据是：热激活辅助磁化翻转是读扰动的核心机理，温度越高、等效热扰动越强、Eb 的等效能垒越低，翻转概率越大，最高工作温度是读扰动的最坏温度条件。与 TDDB 试验采用 3 个温度梯度提取 Ea 不同，本试验考核目的为最坏情况下的合格性判定（规定读取次数下的翻转概率），而非提取温度参数，故采用单点最坏温度即可。这也体现了两个试验在“参数提取型”与“合格判定型”定位上的差异。

（2）应力波形：采用与实际读取时序一致的连续或高频脉冲串，而非直流应力。其考虑是：MTJ 实际使用中读取操作以脉冲方式进行，翻转概率与脉冲宽度直接相关（脉冲越窄、单次翻转概率越低，但同等读取任务下脉冲数量增多），直流应力无法复现实际的脉冲式应力累积过程，外推结果不具代表性。因此规定应力波形须与产品实际读取时序一致，保证试验条件与应用场景的等效性。

（3）应力幅值：等于或略高于产品规格书规定的最大标称读取值。取标称最大值是为了覆盖读电路偏差（如传感放大器偏置、温度漂移、工艺角）导致的读取电流上偏的最坏情况；“略高”的裕度由供应方在规格书中明确，但明确不采用远高于标称值的加速电压，理由见 a)部分所述，避免引入介质击穿机制。

（4）初始态与扰动方向：将 MTJ 初始配置为最易受扰动的状态（通常为 AP 态）。其依据是：读取 AP 态（高阻态）时，为实现有效感知所需施加的读电压较高，流经 MTJ 的读电流产生的 STT 效应指向反平行态向平行态翻转的方向，即读取过程本身对 AP 态施加了趋向 P 态的扰动。因此 AP 态是读扰动最坏初始状态。与 TDDB 试验中配置 AP 态的考虑不同（TDDB 中 AP 态是氧化层电场应力最坏情况），此处 AP 态是磁化翻转受读电流扰动最坏的情况，两个试验虽同样选用 AP 态，物理依据不同。

（5）脉冲参数：读取脉冲的宽度和占空比应明确设定。脉冲宽度决定单次读取的翻转概率，占空比决定单位时间内的应力累积速率和散热条件，二者共同决定总应力剂量，是试验结果可复现、可比较的必要条件，故要求在产品规格书中明确。

（6）试验样品与测试结构：试验在晶圆级（WLR）进行，测试对象为专用 MTJ 测试键，宜采用单结结构或具备独立读写控制能力的小规模阵列。采用单结或可独立寻址的小规模阵列，是为了避免大规模阵列中某一单元翻转后被阵列整体等效电阻“稀释”而无法检出，保证翻转事件的准确定位。测试设备应具备产生纳秒级精确脉冲和微小电流感知的能力：纳秒级脉冲能力用于复现实际读取时序，微小电流（μA 级）感知能力是分辨 P/AP 两态微小电流差异、检出单比特翻转的前提。

（7）样品数量：每个应力条件下有效样品数量不应少于 30 颗，多于 TDDB 试验的 15 颗。其考虑是：读扰动失效是极低概率事件（目标翻转概率通常在 ppm~ppb 量级），试验依靠 30 颗以上样本的翻转时间分布绘制失效率-读取次数曲线并进行统计外推，样本量的统计置信度要求高于 TDDB 的分布拟合。30 颗参照了晶圆级可靠性测试中对低概率失效事件统计

评估的通行样本量要求。

c) 试验步骤设置说明

（1）初始测量与高温复测（标准中步骤 a）：先在室温下进行 R-V 或 R-H 扫描剔除初始缺陷样品，随后在最高工作环境温度下复测 AP 态电阻、P 态电阻及 TMR 值。设置高温复测的原因是：MTJ 的电阻和 TMR 值随温度变化（铁磁电极电阻率温度系数、界面特性变化），且高温复测建立了后续判定翻转所依据的基准阻值。若仅以室温阻值作为判定基准，高温下正常阻值漂移可能被误判为翻转，或真实翻转被漂移掩盖。

（2）试验温度下写入（标准中步骤 b）：待温度稳定后将 MTJ 写入 AP 态，与 TDDB 试验的时序安排一致，保证初始态设置的准确性。

（3）周期性检测机制（标准中步骤 d、e、f）：采用“应力累积—暂停—安全读出”的周期性检测架构，以 10^6、10^7、10^8次等构成检测周期。该设计的核心难点在于：读取操作本身即是应力，用于判读状态的测量动作不能引入额外扰动。为此步骤 e)规定施加专门的“测量脉冲”，其幅值或时间经过特殊设计（显著低于扰动阈值对应的应力剂量），确保测量本身不会引发翻转，即“安全读出”。暂停读取应力后进行测量，保证测得的是当前真实存储状态。若测得阻态仍为 RAP，则继续累积应力；若已翻转为 RP，则判定读扰动失效，记录累计读取次数 Ndisturb。

（4）数据统计与概率提取（标准中步骤 g、h）：统计各单元的 Ndisturb，绘制失效率与累计读取次数关系曲线（或威布尔分布图），提取规定读取次数下的读扰动翻转概率。需要说明的是，本试验虽绘制威布尔分布图，但其用途与 TDDB 不同：TDDB 以威布尔拟合外推寿命至 FIT 值（参数提取、寿命预测定位）；本试验以规定读取次数下的翻转概率作为合格判据（合格判定定位），即验证产品在车规寿命周期内预期读取次数下翻转概率是否低于可接受水平。目标读取次数和可接受翻转概率限值由供需双方根据应用需求在产品规格书中约定。

d) 与 MTJ TDDB 试验的关系说明

本试验与 MTJ TDDB 试验同属器件级（WLR）试验，测试对象同为 MTJ 隧穿氧化层结构，但二者考核维度互补、不可相互替代：TDDB 考核隧穿氧化层的介电寿命（失效表现为氧化层硬击穿，参数为 Ea），读扰动考核存储状态的磁学稳定性（失效表现为阻态翻转而氧化层完好，核心参量为 Eb）。二者的应力条件、失效判据、统计方法均有明确区分，共同构成磁存储器件级可靠性的完整考核体系。

三、采用国际标准和国外先进标准情况

本标准属于团体标准，与现行法律法规和政策以及相关标准不矛盾，引用以下先进标准内容：

GB/T 4937.4—2012 半导体器件 机械和气候试验方法 第 4 部分：强加速稳态湿热试验（HAST）

GB/T 4937.12—2018 半导体器件 机械和气候试验方法 第 12 部分：扫频振动

GB/T 4937.14—2018 半导体器件 机械和气候试验方法 第 14 部分：引出端强度（引线牢固性）

GB/T 4937.26 半导体器件 机械和气候试验方法 第 26 部分：静电放电（ESD）敏感度测试 人体模 型（HBM）

GB/T 4937.38 半导体器件 机械和气候试验方法 第 38 部分：带存储的半导体器件的软错误试验方法

GB/T 9178—1988 集成电路术语

GB/T 17574—1998　半导体器件　集成电路　第 2 部分：数字集成电路

GB/T 35003—2018　非易失性存储器耐久和数据保持试验方法

GB/T 36479—2018　集成电路　焊柱阵列试验方法

IEC 60749-3　半导体器件　机械和气候试验方法　第 3 部分:外观检查(Semiconductor devices - Mechanical and climatic test methods - Part 3: External visual examination)

IEC 60749-10　半导体器件　机械和气候试验方法　第 10 部分：机械冲击（Semiconductor devices - Mechanical and climatic test methods - Part 10: Mechanical shock - device and subassembly）

IEC 60749-38　半导体器件　机械和气候试验方法　第 38 部分：带存储的半导体器件的软错误试验方法（Semiconductor devices - Mechanical and climatic test methods - Part 38: Soft error test method for semiconductor devices with memory）

四、主要关键指标及试验验证情况

根据标准内容，起草组对新增试验项、耐久性和数据保持试验项进行了试验验证。

4.1 耐久性和数据保持（EDR）试验

本试验采用北京智芯微电子科技有限公司、浙江驰拓科技有限公司、致真存储(北京)科技有限公司 3 家起草组成员单位的磁存储器产品进行试验，试验设备和现场如图 6 所示。

a）耐久性和数据保持试验

b）磁抗扰度试验

图 6 试验设备和现场

4.1.1 STT-MRAM 数据

表 1　磁存储器高温耐久性试验

1：样品数			231		
2：试验芯片容量			16Mb		
3：耐久性测试条件设置					
测试次数			10 万次		
测试温度			125℃		
测试数据			棋盘格		
判定标准			0 bit 失效		
4.试验结果					
4.1 试验温度 1：125 ℃ 下的耐久性试验结果(写读校验成功率)					
1 批次	#1	#2	#3	#4	#5
	100%	100%	100%	100%	100%
	#6	#7	#8	#9	#10

	100%	100%	100%	100%	100%
	#11	#12	#13	#14	#15
	100%	100%	100%	100%	100%
	#16	#17	#18	#19	#20
	100%	100%	100%	100%	100%
	#21	#22	#23	#24	#25
	100%	100%	100%	100%	100%
	#26	#27	#28	#29	#30
	100%	100%	100%	100%	100%
	#31	#32	#33	#34	#35
	100%	100%	100%	100%	100%
	#36	#37	#38	#39	#40
	100%	100%	100%	100%	100%
	#41	#42	#43	#44	#45
	100%	100%	100%	100%	100%
	#46	#47	#48	#49	#50
	100%	100%	100%	100%	100%
	#51	#52	#53	#54	#55
	100%	100%	100%	100%	100%
	#56	#57	#58	#59	#60
	100%	100%	100%	100%	100%
	#61	#62	#63	#64	#65
	100%	100%	100%	100%	100%
	#66	#67	#68	#69	#70
	100%	100%	100%	100%	100%
	#71	#72	#73	#74	#75
	100%	100%	100%	100%	100%
	#76	#77			
	100%	100%			
2 批次	#1	#2	#3	#4	#5
	100%	100%	100%	100%	100%
	#6	#7	#8	#9	#10
	100%	100%	100%	100%	100%
	#11	#12	#13	#14	#15
	100%	100%	100%	100%	100%
	#16	#17	#18	#19	#20
	100%	100%	100%	100%	100%
	#21	#22	#23	#24	#25
	100%	100%	100%	100%	100%
	#26	#27	#28	#29	#30
	100%	100%	100%	100%	100%
	#31	#32	#33	#34	#35
	100%	100%	100%	100%	100%

	#36	#37	#38	#39	#40
	100%	100%	100%	100%	100%
	#41	#42	#43	#44	#45
	100%	100%	100%	100%	100%
	#46	#47	#48	#49	#50
	100%	100%	100%	100%	100%
	#51	#52	#53	#54	#55
	100%	100%	100%	100%	100%
	#56	#57	#58	#59	#60
	100%	100%	100%	100%	100%
	#61	#62	#63	#64	#65
	100%	100%	100%	100%	100%
	#66	#67	#68	#69	#70
	100%	100%	100%	100%	100%
	#71	#72	#73	#74	#75
	100%	100%	100%	100%	100%
	#76	#77			
	100%	100%			
3 批次	#1	#2	#3	#4	#5
	100%	100%	100%	100%	100%
	#6	#7	#8	#9	#10
	100%	100%	100%	100%	100%
	#11	#12	#13	#14	#15
	100%	100%	100%	100%	100%
	#16	#17	#18	#19	#20
	100%	100%	100%	100%	100%
	#21	#22	#23	#24	#25
	100%	100%	100%	100%	100%
	#26	#27	#28	#29	#30
	100%	100%	100%	100%	100%
	#31	#32	#33	#34	#35
	100%	100%	100%	100%	100%
	#36	#37	#38	#39	#40
	100%	100%	100%	100%	100%
	#41	#42	#43	#44	#45
	100%	100%	100%	100%	100%
	#46	#47	#48	#49	#50
	100%	100%	100%	100%	100%
	#51	#52	#53	#54	#55
	100%	100%	100%	100%	100%
	#56	#57	#58	#59	#60
	100%	100%	100%	100%	100%
	#61	#62	#63	#64	#65

	100%	100%	100%	100%	100%
	#66	#67	#68	#69	#70
	100%	100%	100%	100%	100%
	#71	#72	#73	#74	#75
	100%	100%	100%	100%	100%
	#76	#77			
	100%	100%			

表 2　磁存储器高温数据保持试验

1：样品数			45		
2：试验芯片容量			16Mb		
3：耐久性测试条件设置					
测试时间			1000h		
测试温度			125℃		
测试数据			棋盘格		
判定标准			0 bit 失效		
4.试验结果					
4.1 试验温度 1：_125_℃ 下的数据保持试验结果(读出数据一致率)					
1 批次	#1	#2	#3	#4	#5
	100%	100%	100%	100%	100%
	#6	#7	#8	#9	#10
	100%	100%	100%	100%	100%
	#11	#12	#13	#14	#15
	100%	100%	100%	100%	100%
	#16	#17	#18	#19	#20
	100%	100%	100%	100%	100%
	#21	#22	#23	#24	#25
	100%	100%	100%	100%	100%
	#26	#27	#28	#29	#30
	100%	100%	100%	100%	100%
	#31	#32	#33	#34	#35
	100%	100%	100%	100%	100%
	#36	#37	#38	#39	#40
	100%	100%	100%	100%	100%
	#41	#42	#43	#44	#45
	100%	100%	100%	100%	100%

表 3　磁性随机存储芯片低温耐久性试验

1：样品数	77
2：试验芯片容量	16Mb
3：耐久性测试条件设置	
测试次数	10 万次
测试温度	-40℃

测试数据			棋盘格		
判定标准			0 bit 失效		
4.试验结果					
4.1 试验温度 1：__-40__℃ 下的耐久性试验结果(写读校验成功率)					
1 批次	#1	#2	#3	#4	#5
	100%	100%	100%	100%	100%
	#6	#7	#8	#9	#10
	100%	100%	100%	100%	100%
	#11	#12	#13	#14	#15
	100%	100%	100%	100%	100%
	#16	#17	#18	#19	#20
	100%	100%	100%	100%	100%
	#21	#22	#23	#24	#25
	100%	100%	100%	100%	100%
	#26	#27	#28	#29	#30
	100%	100%	100%	100%	100%
	#31	#32	#33	#34	#35
	100%	100%	100%	100%	100%
	#36	#37	#38	#39	#40
	100%	100%	100%	100%	100%
	#41	#42	#43	#44	#45
	100%	100%	100%	100%	100%
	#46	#47	#48	#49	#50
	100%	100%	100%	100%	100%
	#51	#52	#53	#54	#55
	100%	100%	100%	100%	100%
	#56	#57	#58	#59	#60
	100%	100%	100%	100%	100%
	#61	#62	#63	#64	#65
	100%	100%	100%	100%	100%
	#66	#67	#68	#69	#70
	100%	100%	100%	100%	100%
	#71	#72	#73	#74	#75
	100%	100%	100%	100%	100%
	#76	#77			
	100%	100%			

表 4　磁性随机存储芯片低温数据保持试验

1：样品数	77
2：试验芯片容量	16Mb
3：耐久性测试条件设置	
测试时间	1000h
测试温度	-40℃

测试数据			棋盘格		
判定标准			0 bit 失效		
4.试验结果					
4.1 试验温度 1： -40 ℃ 下的数据保持试验结果(读出数据一致率)					
1 批次	#1	#2	#3	#4	#5
	100%	100%	100%	100%	100%
	#6	#7	#8	#9	#10
	100%	100%	100%	100%	100%
	#11	#12	#13	#14	#15
	100%	100%	100%	100%	100%
	#16	#17	#18	#19	#20
	100%	100%	100%	100%	100%
	#21	#22	#23	#24	#25
	100%	100%	100%	100%	100%
	#26	#27	#28	#29	#30
	100%	100%	100%	100%	100%
	#31	#32	#33	#34	#35
	100%	100%	100%	100%	100%
	#36	#37	#38	#39	#40
	100%	100%	100%	100%	100%
	#41	#42	#43	#44	#45
	100%	100%	100%	100%	100%
	#46	#47	#48	#49	#50
	100%	100%	100%	100%	100%
	#51	#52	#53	#54	#55
	100%	100%	100%	100%	100%
	#56	#57	#58	#59	#60
	100%	100%	100%	100%	100%
	#61	#62	#63	#64	#65
	100%	100%	100%	100%	100%
	#66	#67	#68	#69	#70
	100%	100%	100%	100%	100%
	#71	#72	#73	#74	#75
	100%	100%	100%	100%	100%
	#76	#77			
	100%	100%			

4.2 磁抗扰度试验

表 5　磁存储器磁抗扰度试验（静态）

1：样品数	45
2：试验芯片容量	16Mb
3：抗磁测试条件设置	

测试类型（静态/动态）			静态		
可承受最大磁场规定值			60mT		
磁场下芯片放置时间			10min		
数据			全 1		
判定标准			0 bit 失效		
4.试验结果					
4.1 试验温度 1：_85_℃ 下的静态磁抗扰度试验结果(失效率)					
1 批次	#1	#2	#3	#4	#5
	0%	0%	0%	0%	0%
	#6	#7	#8	#9	#10
	0%	0%	0%	0%	0%
	#11	#12	#13	#14	#15
	0%	0%	0%	0%	0%
2 批次	#1	#2	#3	#4	#5
	0%	0%	0%	0%	0%
	#6	#7	#8	#9	#10
	0%	0%	0%	0%	0%
	#11	#12	#13	#14	#15
	0%	0%	0%	0%	0%
3 批次	#1	#2	#3	#4	#5
	0%	0%	0%	0%	0%
	#6	#7	#8	#9	#10
	0%	0%	0%	0%	0%
	#11	#12	#13	#14	#15
	0%	0%	0%	0%	0%
4.2 试验温度 2：_-40_℃ 下的静态磁抗扰度试验结果(失效率)					
1 批次	#1	#2	#3	#4	#5
	0%	0%	0%	0%	0%
	#6	#7	#8	#9	#10
	0%	0%	0%	0%	0%
	#11	#12	#13	#14	#15
	0%	0%	0%	0%	0%

表 6　磁存储器磁抗扰度试验（动态）

1：样品数	45
2：试验芯片容量	16Mb
3：抗磁测试条件设置	
测试类型（静态/动态）	动态
可承受最大磁场规定值	60mT
磁场下芯片放置时间	10min
图形	全 1
判定标准	0 bit 失效
4.试验结果	

4.1 试验温度 1：_85_℃ 下的动态磁抗扰度试验结果(失效率)					
1 批次	#1	#2	#3	#4	#5
	0%	0%	0%	0%	0%
	#6	#7	#8	#9	#10
	0%	0%	0%	0%	0%
	#11	#12	#13	#14	#15
	0%	0%	0%	0%	0%
2 批次	#1	#2	#3	#4	#5
	0%	0%	0%	0%	0%
	#6	#7	#8	#9	#10
	0%	0%	0%	0%	0%
	#11	#12	#13	#14	#15
	0%	0%	0%	0%	0%
3 批次	#1	#2	#3	#4	#5
	0%	0%	0%	0%	0%
	#6	#7	#8	#9	#10
	0%	0%	0%	0%	0%
	#11	#12	#13	#14	#15
	0%	0%	0%	0%	0%
4.2 试验温度 2：_-40_℃ 下的静态磁抗扰度试验结果(失效率)					
1 批次	#1	#2	#3	#4	#5
	0%	0%	0%	0%	0%
	#6	#7	#8	#9	#10
	0%	0%	0%	0%	0%
	#11	#12	#13	#14	#15
	0%	0%	0%	0%	0%

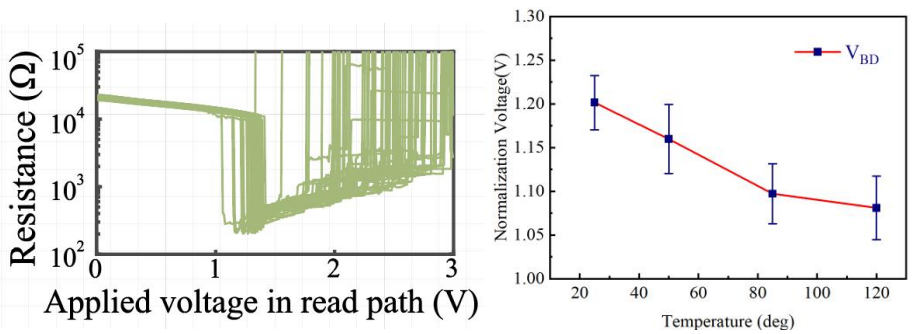
4.3 磁隧道结隧穿氧化层击穿试验

——样品类型：MTJ 器件；

——样品数量：＞15 ea；

——试验温度：25℃、50℃、85℃、120℃；

——加压：在读路径上施加电压。



a）应力电压　　b）应力温度

图 7　应力条件

4.4 磁存储单元读扰动试验

4.4.1 数据 1

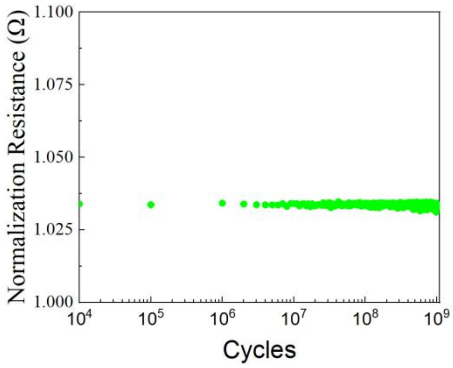


图 8 125℃-读扰动试验

125℃下，器件经过 10^9 的应力循环后，Rap 几乎无变化，无读扰动失效。

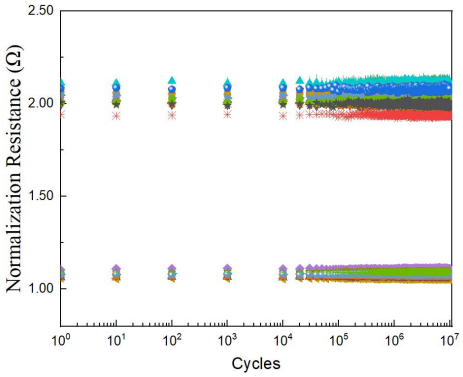


图 9 25℃-读扰动试验

25℃下，远大于 30ea 的 MTJ 器件施加远大于读电压的应力电压，经过 10^7 循环后，Rp 与 Rap 几乎无变化。无读扰动失效。

4.4.2 数据 2

样品数量：30

测试条件：读取电压 0.2V，脉冲宽度 20ns，最大循环次数 6e+9，

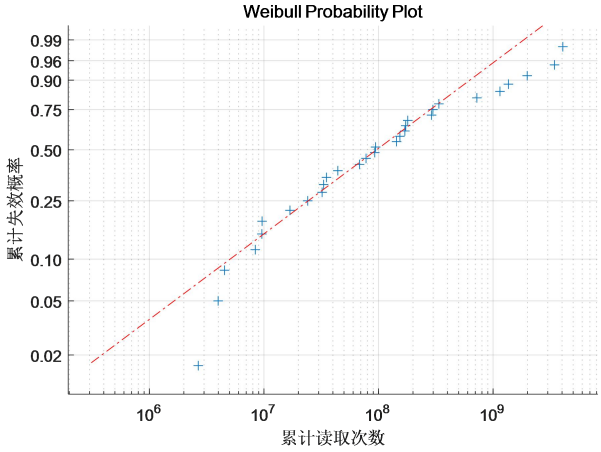


图 10 累计读取次数和失效概率

测试结果：累计失效概率 5%时，累计读取次数大于 1e+6。

五、与现行法律、法规和政策及相关标准的协调性

本标准规范填补了汽车用磁随机存取存储器可靠性试验标准的空白，与现行国家标准、行业标准协调一致、无冲突，并注重标准之间的协调配套。

六、贯彻标准的要求和措施建议

本标准为汽车团体标准，标准发布后，将首先在北京智芯微电子科技有限公司、深圳亘存科技有限责任公司、浙江驰拓科技有限公司、北京经纬恒润科技股份有限公司、青岛海存微电子有限公司等起草组成员单位及中国汽车工业协会标准法规技术委员会汽车芯片专业委员会委员单位进行宣贯，以达到行业规范性要求。同时要求试验人员进行理论学习，提供操作培训，以保证试验方法操作的准确性。

七、其他需要说明的事项

无

标准起草工作组

2026 年 9 月 14 日